



Комп'ютерна схемотехніка

Робоча програма кредитного модуля (Силабус)

Реквізити навчальної дисципліни

Рівень вищої освіти

Перший (бакалаврський)

Галузь знань	12 Інформаційні технології
Спеціальність	123 Комп'ютерна інженерія
Освітня програма	Комп'ютерні системи та мережі
Статус дисципліни	Нормативна
Форма навчання	Очна (денна)/Заочна
Рік підготовки, семестр	3 курс, осінній семестр
Обсяг дисципліни	4 кредити, 120 годин
Семестровий контроль/ контрольні заходи	Екзамен/календарний контроль
Розклад занять	Згідно розкладу на осінній семестр поточного навчального року за адресою rozklad.kpi.ua
Мова викладання	Українська
Інформація про керівника курсу / викладачів	Лекції: доцент, к.т.н. Верба Олександр Андрійович, olverba@gmail.com , професор, д.т.н. Клименко Ірина Анатоліївна, ikliryna@gmail.com Лабораторні: доцент, к.т.н. Верба Олександр Андрійович, olverba@gmail.com
Розміщення курсу	https://comsys.kpi.ua

Програма навчальної дисципліни

1. Опис навчальної дисципліни, її мета, предмет вивчення та результати навчання

Дисципліна «Комп'ютерна схемотехніка» є нормативною професійно-орієнтованою дисципліною підготовки бакалаврів з освітнього напрямку фахівців зі спеціальності «Комп'ютерна інженерія» і має основоположне значення для підготовки фахівців освітніх рівнів бакалавра спеціаліста і магістра як в межах «Комп'ютерної інженерії», так і низки суміжних спеціальностей, напрямів, пов'язаних із комп'ютерною технікою, цифровим приладобудуванням, цифровими телебаченням і радіозв'язком, інформаційно-вимірною технікою, системами телекомунікацій та іншими „електронними” галузями людської діяльності. Як науково-технічний напрям «Комп'ютерна схемотехніка» спирається на новітні технології виготовлення різноманітних електронних компонентів, що використовуються в цифровій, аналого-цифровій і аналоговій техніці. При цьому з'являються нові схемотехнічні і функціональні рішення щодо побудови апаратних блоків комп'ютерних систем та мереж, застосування їх в якісно новій комп'ютерній архітектурі з використанням сучасних способів та систем автоматизації проектування.

Курс «Комп'ютерна схемотехніка» - це спеціальний базовий курс у загальній схемі підготовки студентів за напрямом підготовки 123 «Комп'ютерна інженерія».

Метою курсу є ознайомлення студентів із сучасними принципами організації, побудови, проектування та функціонування схемотехнічних вузлів і пристроїв обчислювальних систем.

Предметом є математичні, алгоритмічні та апаратні методи побудови схемотехнічних складових сучасних комп'ютерів, їх моделювання, дослідження основних характеристик та оптимального вибору способів реалізації в системі автоматизації проектування Quartus II і реалізації на кристалі ПЛІС плати компанії Altera DE2 Board (Cyclon II).

В результаті вивчення курсу кожний студент повинен:

1. Знати основні функції, структуру та основи функціонування обчислювальних систем;
2. Знати методи синтезу типових вузлів, блоків, та пристроїв обчислювальних систем;
3. Освоїти підходи до розробки вузлів, блоків та пристроїв на структурному, функціональному рівнях та рівні принципів схем в заданому елементному базисі.
4. Розуміти основні принципи побудови комп'ютерних систем;
5. Знати структуру та функціонування типових вузлів, блоків та пристроїв обчислювальних систем;
6. Знати сучасну елементну базу цифрової техніки – програмовні логічні інтегральні схеми ПЛІС (FPGA), інтегральні схеми пам'яті тощо;
7. Вміти розробляти структурні, функціональні та принципові схеми вузлів, блоків, пристроїв обчислювальних систем.
8. Вирішувати прикладні задачі проектування типових вузлів, блоків і пристроїв комп'ютерів та дослідження їх характеристик в системі автоматизації проектування Quartus II і реалізації на кристалі ПЛІС плати компанії Altera DE2 Board (Cyclon II).

Кредитний модуль забезпечує **наступні компетентності і програмні результати** освітньо-професійної програми першого (бакалаврського) рівня вищої освіти (ОПП):

ЗК_1 - Здатність до абстрактного мислення, аналізу та синтезу; ЗК_2 - Здатність вчитися і оволодівати сучасними знаннями; ЗК_3 - Здатність застосовувати знання у практичних ситуаціях; ЗК_7 - Здатність виявляти, ставити та вирішувати проблеми; ФК-5 - Здатність використовувати засоби і системи автоматизації проектування до розроблення компонентів комп'ютерних систем та мереж, Інтернет додатків, кіберфізичних систем тощо. ФК-11 - Здатність оформляти отримані робочі результати у вигляді презентацій, науко-во-технічних звітів; ФК-14 - Здатність проектувати системи та їхні компоненти з урахуванням усіх аспектів їх життєвого циклу та поставленої задачі, налаштування, експлуатацію, технічне обслуговування та утилізацію; ФК-16 - Здатність проектувати, впроваджувати та обслуговувати високопродуктивні паралельні та розподілені комп'ютерні системи та їх складові з використання ПЛІС модулів і систем автоматизованого проектування;

ЗНАННЯ: сучасної елементної бази комп'ютерної схемотехніки; сучасних систем автоматизованого проектування; схемотехнічних основ сучасних комп'ютерів; принципів побудови типових вузлів, блоків, пристроїв ЕОМ; засоби оцінки їх якості; методів їх проектування в різних системах елементів в тому числі і на великих інтегральних схемах; ПРН_1 - Знати і розуміти наукові положення, що лежать в основі функціонування комп'ютерних засобів, систем та мереж; ПРН_3 - Знати новітні технології в галузі комп'ютерної інженерії;

УМІННЯ: ПРН_7 - Вміти розв'язувати задачі аналізу та синтезу засобів, характерних для спеціальності; ПРН_9 - Вміти застосовувати знання технічних характеристик, конструктивних особливостей, призначення і правил експлуатації програмно-технічних

засобів комп'ютерних систем та мереж для вирішення технічних задач спеціальності; ПРН_13 - Вміти ідентифікувати, класифікувати та описувати роботу комп'ютерних систем та їх компонентів; ПРН_22 - Виконувати розрахунки параметрів окремих блоків комп'ютерів, комп'ютерних систем, комп'ютерних мереж.

2. Пререквізити та постреквізити дисципліни (місце в структурно-логічній схемі навчання за відповідною освітньою програмою)

Курс «Комп'ютерна схемотехніка» (ПО-19) відноситься до нормативних дисциплін спеціальності «123 - Комп'ютерна інженерія». Вивченню дисципліни повинне передувати вивчення таких дисциплін як ЗО 12 «Теорія електричних кіл та сигналів», ПО 1.1 «Комп'ютерна логіка. Частина 1», ПО 1.2 «Комп'ютерна логіка. Частина 2», ЗО 14 «Комп'ютерна електроніка» та ПО 6.1 «Архітектура комп'ютерів. Частина 1». До переліку дисциплін які, в тому числі, базуються на результатах навчання з даної дисципліни відносяться ПО 6.2 «Архітектура комп'ютерів. Частина 2», ПО 6.3 «Архітектура комп'ютерів. Частина 3», ПО 11 «Комп'ютерні системи», ПО 12 «Захист інформації в комп'ютерних системах та мережах», ПО 17 «Архітектура комп'ютерів. Курсова робота» та ПО 21 «Дипломне проектування».

3. Зміст кредитного модулю

Тема 1. Комп'ютерна схемотехніка. Етапи розвитку. Класифікація інтегральних мікросхем.

Тема 2. Система автоматизації проектування Quartus II. Створення проекту з використанням схемного редактора.

Тема 3. Функціональні елементи комп'ютерної схемотехніки. Базові логічні елементи, їх характеристики.

Тема 4. Комбінаційні функціональні пристрої. Суматори. Дешифратори. Шифратори. Перетворювачі кодів. Мультиплексори. Демультіплексори. Компаратори. Схеми контролю.

Тема 5. Комп'ютерні пристрої на тригерах. Регістри. Лічильники.

Тема 6. Аналого-цифрові, цифро-аналогові перетворювачі.

Тема 7. Пристрої мікропрограмного керування.

Тема 8. Арифметико-логічні пристрої.

Тема 9. Напівпровідникові запам'ятовуючі пристрої (ЗП). Статичні оперативні ЗП (SRAM). Динамічні оперативні ЗП (DRAM). Постійні і перепрограмовні ЗП. Кеш-пам'ять. Асоціативна пам'ять.

Тема 10. Програмовні логічні інтегральні схеми (ПЛІС). ПЛМ, БМК, FPGA.

Тема 11. Мова опису апаратури Verilog. Створення проекту в САПР Quartus II і реалізація на кристалі FPGA Cyclone II.

4. Навчальні матеріали та ресурси

Базові:

1. *Комп'ютерна схемотехніка: лабораторний практикум [Електронний ресурс] : навч. посіб. для студ. освітньої програми «Комп'ютерні системи та мережі» за спеціальністю 123 «Комп'ютерна інженерія» / О. А. Верба, В. І. Жабін, І. А. Клименко, В. В. Ткаченко; КПІ ім. Ігоря Сікорського. – Електронні текстові дані (1 файл: 8,64 Мбайт). – Київ : КПІ ім. Ігоря Сікорського, 2019. –110 с.*

<https://ela.kpi.ua/handle/123456789/29747>

2. *Комп'ютерна схемотехніка : підручник / Азаров О. Д., Гарнага В. А., Клятченко Я. М., Тарасенко В. П. – Вінниця : ВНТУ, 2018. – 230 с. ISBN 978-966-641-736-0*

3. *Бабич М.П., Жуков І.А. Комп'ютерна схемотехніка: Навчальний посібник. – К.: „МК-Прес”, 2004. – 412 с.*

4. *Архітектура комп'ютерних систем: лабораторний практикум [Електронний ресурс] : навчальний посібник для студ. спеціальності 126 «Інформаційні системи та технології» / Є. О. Батрак ; КПІ ім. Ігоря Сікорського. – Електронні текстові дані (1 файл: 12,3 Мбайт). – Київ : КПІ ім. Ігоря Сікорського, 2020. – 110 с.*

Додаткові:

5. *Матвієнко М.П., Розан В.П. Комп'ютерна схемотехніка. Навчальний посібник. – Київ: Видавництво Ліра – К, 2016. – 192 с.*

6. *ДСТУ 3212-95. Мікросхеми інтегровані. Класифікація та система умовних позначень.*

Інформаційні ресурси:

7. *Quartus II Introduction Using Schematic Design*

ftp://ftp.altera.com/up/pub/Tutorials/DE2/Digital_Logic/tut_quartus_intro_schem.pdf

8. *Комп'ютерна схемотехніка. https://www.college-chnu.cv.ua/images/Books/Komp_N/Osn_Sh.pdf*

Обладнання, що необхідне для проведення занять

Лекційні заняття проводяться в аудиторії, яка обладнана проектором, лабораторні заняття – в комп'ютерній лабораторії.

Навчальний контент

5. Методика опанування навчальної дисципліни (освітнього компонента) (Очна форма)

Структура кредитного модуля

Найменування розділів, тем	Години			
	Всього	Лек.	Лаб.	СРС
1	2	3	4	5
<i>Тема 1. Комп'ютерна схемотехніка. Етапи розвитку. Класифікація інтегральних мікросхем.</i>	5	2		3
<i>Тема 2. Система автоматизації проектування Quartus II. Створення проекту з використанням схемного редактора.</i>	16	4	4	8
<i>Тема 3. Функціональні елементи комп'ютерної схемотехніки. Базові логічні елементи, їх характеристики.</i>	5	2		3
<i>Тема 4. Комбінаційні функціональні пристрої. Суматори. Дешифратори. Шифратори. Перетворювачі кодів. Мультиплексори. Демультимплексори. Компаратори. Схеми контролю.</i>	16	4	4	8
<i>Тема 5. Комп'ютерні пристрої на тригерах. Регістри. Лічильники.</i>	14	4	2	8
<i>Тема 6. Аналого-цифрові, цифро-аналогові перетворювачі.</i>	5	2		3
<i>Тема 7. Пристрої мікропрограмного керування</i>	5	2		3
<i>Тема 8. Арифметико-логічні пристрої.</i>	14	2	4	8
<i>Тема 9. Напівпровідникові запам'ятовуючі пристрої (ЗП). Статичні оперативні ЗП (SRAM). Динамічні оперативні ЗП (DRAM). Постійні і перепрограмовні ЗП. Кеш-пам'ять. Асоціативна пам'ять.</i>	14	6		8
<i>Тема 10. Програмовні логічні інтегральні схеми (ПЛІС). ПЛМ, БМК, FPGA.</i>	5	2		3
<i>Тема 11. Мова опису апаратури Verilog HDL.</i>	9	4		5
<i>Тема 12. Реалізація проекту САПР Quartus II на кристалі FPGA Cyclone II 2C35.</i>	12	2	4	6
Ітого в семестрі	120	36	18	66

Методика опанування навчальної дисципліни (освітнього компонента) (Заочна форма)

Найменування розділів, тем	Години			
	Всього	Лек.	Лаб.	СРС
1	2	3	4	5
<i>Тема 1. Комп'ютерна схемотехніка. Етапи розвитку. Класифікація інтегральних мікросхем.</i>	5	0,5		4,5
<i>Тема 2. Система автоматизації проектування Quartus II. Створення проєкту з використанням схемного редактора.</i>	16	0,5	1	14,5
<i>Тема 3. Функціональні елементи комп'ютерної схемотехніки. Базові логічні елементи, їх характеристики.</i>	5	0,5		4,5
<i>Тема 4. Комбінаційні функціональні пристрої. Суматори. Дешифратори. Шифратори. Перетворювачі кодів. Мультиплексори. Демультимплексори. Компаратори. Схеми контролю.</i>	16	0,5	1	14,5
<i>Тема 5. Комп'ютерні пристрої на тригерах. Регістри. Лічильники.</i>	14	0,25	0,5	13,25
<i>Тема 6. Аналого-цифрові, цифро-аналогові перетворювачі.</i>	5	0,25		4,75
<i>Тема 7. Пристрої мікропрограмного керування</i>	5	0,25		4,75
<i>Тема 8. Арифметико-логічні пристрої.</i>	14	0,25	0,5	13,25
<i>Тема 9. Напівпровідникові запам'ятовуючі пристрої (ЗП). Статичні оперативні ЗП (SRAM). Динамічні оперативні ЗП (DRAM). Постійні і перепрограмовні ЗП. Кеш-пам'ять. Асоціативна пам'ять.</i>	14	0,25		13,75
<i>Тема 10. Програмовні логічні інтегральні схеми (ПЛІС). ПЛМ, БМК, FPGA.</i>	5	0,25		4,75
<i>Тема 11. Мова опису апаратури Verilog HDL.</i>	9	0,25		8,75
<i>Тема 12. Реалізація проєкту САПР Quartus II на кристалі FPGA Cyclone II 2C35.</i>	12	0,25	1	10,75
Ітого в семестрі	120	4	4	112

Лекційні заняття (Очна форма)

1	<p>Лекція 1. Тема 1. Комп'ютерна схемотехніка. Етапи розвитку. Класифікація інтегральних мікросхем. (Класифікації цифрових елементів ЕОМ. Інтегральні мікросхеми (ІМС). Класифікації ІМС. Стандартні ІМС. Спеціалізовані ІМС. Параметри ІМС. Вимоги до серій ІМС.) Література [3, с. 60-90; 6, с. 1-9; 8. с. 2-5].</p> <p>Завдання на СРС: Система умовних позначень цифрових схем. Позначення, класифікація та типи корпусів ІМС. Література [6, с. 1-9; 8. с. 2-5].</p>
2	<p>Лекція 2 - 3. Тема 2. Система автоматизації проектування Quartus II. Створення проекту з використанням схемного редактора. (Програмне середовище Quartus® II компанії Altera®, етапи стандартного процесу проектування в САПР Quartus II, створення проекту, ввід проекту в схемотехнічному режимі, синтез проекту, робота в графічному редакторі, розроблення функціональних блоків, розміщення і трасування проекту, аналіз часових затримок, моделювання проекту, програмування мікросхеми, внутрішньокристалне налагодження проекту, майстер створення нового проекту New Project Wizard). Література [1, с. 7-32;].</p> <p>Завдання на СРС: Налаштування сторінок майстра проекту New Project Wizard. Розроблення функціональних блоків комбінаційних схем. Література [1, с. 7-32;].</p>
3	<p>Лекція 4. Тема 3. Основи схемотехніки напівпровідникових логічних елементів та їх компонентів (Функціональні елементи комп'ютерної схемотехніки. Базові логічні елементи, схемно-технологічні типи, основні характеристики логічних елементів, елементи ТТЛ, елементи КМОП логіки). Література [2, с. 22-47]. Завдання на СРС: логічні елементи на біполярних і польових транзисторах. Література [2, с. 22-47].</p>
4	<p>Лекція 5-6. Тема 4. Комбінаційні функціональні пристрої. Суматори. Дешифратори. Шифратори. Перетворювачі кодів. Мультиплексори. Демультіплексори. Компаратори. Схеми контролю. Література [2, с. 156-176]. Завдання на СРС: проектування і дослідження суматорів. Література [2, с. 156-176].</p>
5	<p>Лекція 7-8. Тема 5. Комп'ютерні пристрої на тригерах. Регістри. Лічильники. Література [2, с. 104-118].</p> <p>Завдання на СРС: Асинхронні та синхронні тригерні пристрої (ТП) зі статичним управлінням. Література [2, с. 104-118].</p>
6	<p>Лекція 9. Тема 6. Аналого-цифрові, цифро-аналогові перетворювачі. Література [3, с. 179-190].</p> <p>Завдання на СРС: квантування аналогових сигналів. Література [3, с. 179-190]</p>
7	<p>Лекція 10. Тема 7. Пристрої мікропрограмного керування (принцип мікропрограмного керування, програма, команда, мікропрограма, мікрокоманда, формат мікрокоманди, структура пристрою. Література [3, с. 252-260].</p> <p>Завдання на СРС: організація роботи пристрою мікропрограмного керування. Література [3, с. 252-260]</p>
9	<p>Лекція 11. Тема 8. Арифметико-логічні пристрої (АЛП). Завдання на СРС: способи обробки даних в АЛП, матричні помножувачі. Література [2, с. 177-183].</p>
10	<p>Лекція 12-14. Тема 9. Напівпровідникові запам'ятовуючі пристрої (ЗП). Статичні оперативні ЗП (SRAM). Динамічні оперативні ЗП (DRAM). Постійні і перепрограмовні ЗП. Кеш-пам'ять. Асоціативна пам'ять. FLASH пам'ять. Література [2, с. 183-201].</p> <p>Завдання на СРС: класифікація запам'ятовуючих пристроїв. Література [2, с. 183-201].</p>

11	Лекція 15. <i>Тема 10. Програмовні логічні інтегральні схеми (ПЛІС). ПЛМ, БМК, FPGA.</i> [2, с. 183-201]. Завдання на СРС: <i>структурна організація ПЛІС.</i> Література [2, с. 183-201].
12	Лекція 16-17. <i>Тема 11. Мова опису апаратури Verilog HDL (лексичні елементи, дані, операції і вирази, процеси затримки, алфавіт, опис вузлів, інтерфейсу, примітивів, D-тригер, RS-тригер-засувка, Verilog-модель).</i> Література [4, с. 4-25]. Завдання на СРС: <i>Основи роботи в Quartus з мовою SystemVerilog HDL.</i> Література [4, с. 4-25].
13	Лекція 18. <i>Тема 12. Реалізація проекту САПР Quartus II на кристалі FPGA Cyclone II 2C35.</i> Література [1, с. 76-98]. Завдання на СРС: <i>завантаження файлу конфігурації в FPGA на платі DE2 Altera.</i> Література [1, с. 76-98].

Лекційні заняття (Заочна форма)

1	Лекція 1. <i>Тема 1. Комп'ютерна схемотехніка. Етапи розвитку. Класифікація інтегральних мікросхем. (Класифікації цифрових елементів ЕОМ. Інтегральні мікросхеми (ІМС). Класифікації ІМС. Стандартні ІМС. Спеціалізовані ІМС. Параметри ІМС. Вимоги до серій ІМС.)</i> Література [3, с. 60-90; 6, с. 1-9; 8. с. 2-5]. Завдання на СРС: <i>Система умовних позначень цифрових схем. Позначення, класифікація та типи корпусів ІМС.</i> Література [6, с. 1-9; 8. с. 2-5].
	<i>Тема 2. Система автоматизації проектування Quartus II. Створення проекту з використанням схемного редактора. (Програмне середовище Quartus® II компанії Altera®, етапи стандартного процесу проектування в САПР Quartus II, створення проекту, ввід проекту в схемотехнічному режимі, синтез проекту, робота в графічному редакторі, розроблення функціональних блоків, розміщення і трасування проекту, аналіз часових затримок, моделювання проекту, програмування мікросхеми, внутрішньокристалне налагодження проекту, майстер створення нового проекту New Project Wizard).</i> Література [1, с. 7-32;]. Завдання на СРС: <i>Налаштування сторінок майстра проекту New Project Wizard. Розроблення функціональних блоків комбінаційних схем.</i> Література [1, с. 7-32;].
2	Лекція 2. <i>Тема 3. Основи схемотехніки напівпровідникових логічних елементів та їх компонентів (Функціональні елементи комп'ютерної схемотехніки. Базові логічні елементи, схемно-технологічні типи, основні характеристики логічних елементів, елементи ТТЛ, елементи КМОП логіки).</i> Література [2, с. 22-47]. Завдання на СРС: <i>логічні елементи на біполярних і польових транзисторах.</i> Література [2, с. 22-47].
	<i>Тема 4. Комбінаційні функціональні пристрої. Суматори. Дешифратори. Шифратори. Перетворювачі кодів. Мультиплексори. Демультіплексори. Компаратори. Схеми контролю.</i> Література [2, с. 156-176]. Завдання на СРС: <i>проектування і дослідження суматорів.</i> Література [2, с. 156-176].
3	Лекція 3. <i>Тема 5. Комп'ютерні пристрої на тригерах. Регістри. Лічильники.</i> Література [2, с. 104-118]. Завдання на СРС: <i>Асинхронні та синхронні тригерні пристрої (ТП) зі статичним управлінням.</i> Література [2, с. 104-118].
	<i>Тема 6. Аналого-цифрові, цифро-аналогові перетворювачі.</i> Література [3, с. 179-190]. Завдання на СРС: <i>квантування аналогових сигналів.</i> Література [3, с. 179-190]
	<i>Тема 7. Пристрої мікропрограмного керування (принцип мікропрограмного керування, програма, команда, мікропрограма, мікрокоманда, формат</i>

	<p><i>мікрокоманди, структура пристрою.</i> Література [3, с. 252-260]. Завдання на СРС: <i>організація роботи пристрою мікропрограмного керування.</i> Література [3, с. 252-260]</p> <p><i>Тема 8. Арифметико-логічні пристрої (АЛП).</i> Завдання на СРС: <i>способи обробки даних в АЛП, матричні помножувачі.</i> Література [2, с. 177-183].</p>
4	<p>Лекція 4. Тема 9. Напівпровідникові запам'ятовуючі пристрої (ЗП). Статичні оперативні ЗП (SRAM). Динамічні оперативні ЗП (DRAM). Постійні і перепрограмовні ЗП. Кеш-пам'ять. Асоціативна пам'ять. FLASH пам'ять. Література [2, с. 183-201]. Завдання на СРС: <i>класифікація запам'ятовуючих пристроїв.</i> Література [2, с. 183-201].</p> <p><i>Тема 10. Програмовні логічні інтегральні схеми (ПЛІС). ПЛМ, БМК, FPGA.</i> [2, с. 183-201]. Завдання на СРС: <i>структурна організація ПЛІС.</i> Література [2, с. 183-201].</p> <p><i>Тема 11. Мова опису апаратури Verilog HDL (лексичні елементи, дані, операції і вирази, процеси затримки, алфавіт, опис вузлів, інтерфейсу, примітивів, D-тригер, RS-тригер-засувка, Verilog-модель).</i> Література [4, с. 4-25]. Завдання на СРС: <i>Основи роботи в Quartus з мовою SystemVerilog HDL.</i> Література [4, с. 4-25].</p> <p><i>Тема 12. Реалізація проекту САПР Quartus II на кристалі FPGA Cyclone II 2C35.</i> Література [1, с. 76-98]. Завдання на СРС: <i>завантаження файлу конфігурації в FPGA на платі DE2 Altera.</i> Література [1, с. 76-98].</p>

Лабораторні заняття (Очна форма)

Мета лабораторних робіт – придбання вмінь та навиків застосування на практиці методів синтезу і проектування вузлів, блоків і пристроїв комп'ютерів з використанням САПР і реалізацію проектів на кристалі ПЛІС. Лабораторні заняття виконуються на комп'ютерах з використанням САПР QUARTUS II і наступним програмуванням ПЛІС на платі Altera DE2 .

№ з/п	Назва лабораторної роботи (комп'ютерного практикуму)	Кількість ауд. годин
1	<i>Лабораторна робота №1. ВИВЧЕННЯ СИСТЕМИ АВТОМАТИЗАЦІЇ ПРОЕКТУВАННЯ QUARTUS II. СТВОРЕННЯ ПРОЕКТУ.</i>	4
2	<i>Лабораторна робота №2. РОЗРОБЛЕННЯ МОДУЛЯ КОМБІНАЦІЙНОГО СУМАТОРА.</i>	2
3	<i>Лабораторна робота №3. КОМПІЛЯЦІЯ ПРОЕКТУ В САПР QUARTUS II. АНАЛІЗ РЕЗУЛЬТАТІВ КОМПІЛЯЦІЇ.</i>	2
4	<i>Лабораторна робота №4. СИМУЛЯЦІЯ В САПР QUARTUS II. МОДЕЛЮВАННЯ.</i>	2
5	<i>Лабораторна робота №5. РОЗРОБЛЕННЯ МОДУЛІВ ДЛЯ ВИКОНАННЯ АРИФМЕТИЧНИХ ОПЕРАЦІЙ В САПР QUARTUS II. ПРОГРАМУВАННЯ ПЛІС В САПР QUARTUS II.</i>	4
6	<i>Лабораторна робота №6. РОЗРОБЛЕННЯ МОДУЛІВ АРИФМЕТИКО-ЛОГІЧНИХ БЛОКІВ В САПР QUARTUS II. ВИВІД РЕЗУЛЬТАТІВ ВИКОНАННЯ ОПЕРАЦІЙ НА СЕМИСЕГМЕНТНІ ІНДИКАТОРИ.</i>	4
	<i>Разом:</i>	18

Лабораторні заняття (Заочна форма)

№ з/п	Назва лабораторної роботи (комп'ютерного практикуму)	Кількість ауд. годин
1	Лабораторна робота №1. ВИВЧЕННЯ СИСТЕМИ АВТОМАТИЗАЦІЇ ПРОЕКТУВАННЯ QUARTUS II. СТВОРЕННЯ ПРОЕКТУ.	1
2	Лабораторна робота №2. РОЗРОБЛЕННЯ МОДУЛЯ КОМБІНАЦІЙНОГО СУМАТОРА.	0,5
3	Лабораторна робота №3. КОМПІЛЯЦІЯ ПРОЕКТУ В САПР QUARTUS II. АНАЛІЗ РЕЗУЛЬТАТІВ КОМПІЛЯЦІЇ.	0,5
4	Лабораторна робота №4. СИМУЛЯЦІЯ В САПР QUARTUS II. МОДЕЛЮВАННЯ.	0,5
5	Лабораторна робота №5. РОЗРОБЛЕННЯ МОДУЛІВ ДЛЯ ВИКОНАННЯ АРИФМЕТИЧНИХ ОПЕРАЦІЙ В САПР QUARTUS II. ПРОГРАМУВАННЯ ПЛІС В САПР QUARTUS II.	0,5
6	Лабораторна робота №6. РОЗРОБЛЕННЯ МОДУЛІВ АРИФМЕТИКО-ЛОГІЧНИХ БЛОКІВ В САПР QUARTUS II. ВИВІД РЕЗУЛЬТАТІВ ВИКОНАННЯ ОПЕРАЦІЙ НА СЕМИСЕГМЕНТНІ ІНДИКАТОРИ.	1
	Разом:	4

6. Самостійна робота студентів (Очна форма)

Самостійна робота студентів передбачає: підготовку до лекцій; підготовку до лабораторних занять; підготовку до екзамену.

№ з/п	Назва теми, що виноситься на самостійне опрацювання	Кількість годин СРС
1	Тема 1. Комп'ютерна схемотехніка. Етапи розвитку. Класифікація інтегральних мікросхем.	3
2	Тема 2. Система автоматизації проектування Quartus II. Створення проєкту з використанням схемного редактора.	8
3	Тема 3. Функціональні елементи комп'ютерної схемотехніки. Базові логічні елементи, їх характеристики.	3
4	Тема 4. Комбінаційні функціональні пристрої. Суматори. Дешифратори. Шифратори. Перетворювачі кодів. Мультиплексори. Демультимплексори. Компаратори. Схеми контролю.	8
5	Тема 5. Комп'ютерні пристрої на тригерах. Регістри. Лічильники.	8
6	Тема 6. Аналого-цифрові, цифро-аналогові перетворювачі.	3
7	Тема 7. Пристрої мікропрограмного керування	3
8	Тема 8. Арифметико-логічні пристрої.	8
9	Тема 9. Напівпровідникові запам'ятовуючі пристрої (ЗП). Статичні оперативні ЗП (SRAM). Динамічні оперативні ЗП (DRAM). Постійні і перепрограмовні ЗП. Кеш-пам'ять. Асоціативна пам'ять.	8
10	Тема 10. Програмовні логічні інтегральні схеми (ПЛІС). ПЛМ, БМК,	3

	<i>FPGA.</i>	
11	<i>Тема 11. Мова опису апаратури Verilog HDL.</i>	5
12	<i>Тема 12. Реалізація проєкту САПР Quartus II на кристалі FPGA Cyclone II 2C35.</i>	6
	Разом:	66

Самостійна робота студентів (Заочна форма)

№ з/п	Назва теми, що виноситься на самостійне опрацювання	Кількість годин СРС
1	<i>Тема 1. Комп'ютерна схемотехніка. Етапи розвитку. Класифікація інтегральних мікросхем.</i>	4,5
2	<i>Тема 2. Система автоматизації проєктування Quartus II. Створення проєкту з використанням схемного редактора.</i>	14,5
3	<i>Тема 3. Функціональні елементи комп'ютерної схемотехніки. Базові логічні елементи, їх характеристики.</i>	4,5
4	<i>Тема 4. Комбінаційні функціональні пристрої. Суматори. Дешифратори. Шифратори. Перетворювачі кодів. Мультиплектори. Демультиплектори. Компаратори. Схеми контролю.</i>	14,5
5	<i>Тема 5. Комп'ютерні пристрої на тригерах. Регістри. Лічильники.</i>	13,25
6	<i>Тема 6. Аналого-цифрові, цифро-аналогові перетворювачі.</i>	4,75
7	<i>Тема 7. Пристрої мікропрограмного керування</i>	4,75
8	<i>Тема 8. Арифметико-логічні пристрої.</i>	13,25
9	<i>Тема 9. Напівпровідникові запам'ятовуючі пристрої (ЗП). Статичні оперативні ЗП (SRAM). Динамічні оперативні ЗП (DRAM). Постійні і перепрограмовні ЗП. Кеш-пам'ять. Асоціативна пам'ять.</i>	13,75
10	<i>Тема 10. Програмовні логічні інтегральні схеми (ПЛІС). ПЛМ, БМК, FPGA.</i>	4,75
11	<i>Тема 11. Мова опису апаратури Verilog HDL.</i>	8,75
12	<i>Тема 12. Реалізація проєкту САПР Quartus II на кристалі FPGA Cyclone II 2C35.</i>	10,75
	Разом:	112

Політика та контроль

7. Політика навчальної дисципліни (освітнього компонента)

Під час занять з кредитного модулю студенти повинні дотримуватись певних дисциплінарних правил:

- забороняється запізнюватись на заняття;*
- при вході викладача, на знак привітання, особи, які навчаються в КПІ ім. Ігоря Сікорського повинні встати;*
- не допускаються сторонні розмови або інший шум, що заважає проведенню занять;*
- виходити з аудиторії під час заняття допускається лише з дозволу викладача.*
- не допускається користування мобільними телефонами та іншими технічними засобами без дозволу викладача.*

8. Види контролю та рейтингова система оцінювання результатів навчання (PCO)

8.1. Види контролю з навчальної дисципліни включають:

Лабораторні роботи:

Заплановано самостійне виконання шести лабораторних робіт. Теми лабораторних робіт узгоджені у часі та за змістом з темами лекцій.

Поточний контроль:

Передбачено проведення заліку кожної лабораторної роботи.

Семестровий рейтинг студента з кредитного модуля розраховується, виходячи із 100-бальної шкали. Рейтинг складається з балів, що студент отримує за виконання 6 лабораторних робіт R_L та екзамену R_E .

8.2. Максимальна кількість балів за кожну лабораторну роботу – 10, тобто $R_L=60$ ($10 \cdot 6=60$).

Бали нараховуються за:

- своєчасність підготовки протоколу до лабораторного заняття, повноту виконання теоретичного завдання: 0-2 балів;
- коректність функціонування розроблених моделей на програмному емуляторі (комплексі програм для відлагодження моделей): 0-5 бали,
- захист одержаних в роботі результатів, відповіді на теоретичні запитання викладача, повнота оформлення протоколу роботи: 0-3 балів.

8.3. Максимальна кількість балів за екзамен дорівнює $R_E=40$.

Екзаменаційний білет містить 4 завдання (одне теоретичне і три практичних) за тематикою лекцій та лабораторних робіт, що виконувались в семестрі. Кожне запитання оцінюється від 0 до 10 балів.

Критерії оцінювання кожного запитання за чотирма рівнями:

- правильна та змістовна відповідь – 9-10 балів;
- правильна відповідь, неповні пояснення – 6-8 балів;
- відповідь містить помилки – 3-5 балів;
- немає відповіді або відповідь невірна – 0 балів.

8.4. Календарна атестація студентів (на 8 та 14 тижнях семестрів) з дисципліни проводиться за значенням поточного рейтингу студента на час атестації. Якщо значення цього рейтингу не менше 50 % від максимально можливого на час атестації, студент вважається атестованим. В іншому випадку в атестаційній відомості виставляється «неатестовано».

8.5. Необхідною умовою допуску до екзамену студента є виконання і захист всіх лабораторних робіт з сумою балів не менше 36 (60% від максимальної).

Кількість балів, що отримує студент за семестр визначається формулою

$$R_C = R_L + R_E.$$

Максимальна кількість балів за семестр не перевищує $R_C=100$.

8.6. З урахуванням одержаної суми балів кінцева оцінка визначається наступною таблицею.

Визначення оцінки за університетською шкалою

<i>R_c</i>	<i>Оцінка</i>
<i>95-100</i>	<i>Відмінно</i>
<i>85-94</i>	<i>Дуже добре</i>
<i>75-84</i>	<i>Добре</i>
<i>65-74</i>	<i>Задовільно</i>
<i>60-64</i>	<i>Достатньо</i>
<i>R_c < 60</i>	<i>Незадовільно</i>
<i>Не виконані лабораторні роботи</i>	<i>Не допущено</i>

9. Додаткова інформація з дисципліни (освітнього компонента)

Перелік питань, які виносяться на семестровий контроль:

- 1. У чому полягає сутність задачі аналізу та задачі синтезу комбінаційної схеми?*
- 2. Охарактеризувати основні етапи синтезу комбінаційної схеми на заданих логічних елементах.*
- 3. Як оцінюють складність комбінаційних схем?*
- 4. Як визначити швидкодію комбінаційної схеми?*
- 5. У чому полягає особливість синтезу комбінаційних схем з кількома виходами?*
- 6. На чому ґрунтується застосування мультиплексора для реалізації перемикальної функції?*
- 7. Нарисувати узагальнену структуру тригера. За якими ознаками класифікують тригери?*
- 8. Чим відрізняються синхронні тригери, керовані рівнем тактового сигналу, від тригерів, керованих перепадом (фронтом) тактового сигналу?*
- 9. Як класифікують тригери за способом запису інформації?*
- 10. Нарисувати структуру синхронного тригера, виконаного за MS-схемою з інвертором у колі синхросигналу.*
- 11. Нарисувати структуру синхронного тригера, виконаного за MS-схемою із заборонними зв'язками.*
- 12. Нарисувати структуру синхронного тригера, виконаного на основі трьох бістабільних схем на елементах І-НЕ, і пояснити процес перемикання тригера з одного стану в інший.*
- 13. Пояснити процес перемикання з одного стану в інший тригера на елементах АБО-НЕ, виконаного на основі трьох бістабільних схем.*
- 14. Сформулювати методика проектування тригерів.*
- 15. У чому полягає різниця між синхронними та асинхронними тригерами?*
- 16. Пояснити різницю між інформаційними та асинхронними входами синхронного тригера.*
- 17. Дати визначення регістра.*
- 18. У чому полягає відмінність тригерів з внутрішньою затримкою і без неї?*
- 19. Що таке довжина регістра?*
- 20. Нарисувати узагальнену структуру регістра.*
- 21. Які регістри називають реверсивними?*
- 22. Від чого залежить складність комбінаційної схеми регістра?*
- 23. За якою методикою здійснюють синтез регістрів, на яких виконується одна мікрооперація, у випадку асинхронних та синхронних тригерів?*
- 24. Чим відрізняється методика проектування регістрів, на яких виконуються декілька мікрооперацій, від методики, коли на регістрах виконується лише одна мікрооперація?*

25. Нарисувати узагальнену структуру синхронного лічильника.
26. Як класифікують лічильники з природнім порядком лічби за способом організації переносу між розрядами?
27. Навести приклад лічильника з послідовним переносом.
28. Порівняти між собою паралельний та наскрізний перенос у лічильниках.
29. Назвати основні часові характеристики лічильників.
30. Сформулювати методику синтезу синхронних лічильників з неприроднім порядком лічби.
31. Нарисувати узагальнену структуру кільцевого лічильника.
32. Від чого залежить період кільцевого лічильника?
33. Призначення суматорів. Приклад додавання однорозрядних двійкових чисел.
34. Поясніть різницю в застосуванні півсуматора та повного однорозрядного суматора.
35. Побудуйте схему додавання двох трирозрядних двійкових чисел.
36. Поясніть, як виконується віднімання двійкових чисел.
37. В чому особливість функціонування двійково-десяткових суматорів?
38. В якому випадку відпадає необхідність у врахуванні циклічного переносу для суматорів-віднімачів ?
39. Призначення запам'ятовувальних пристроїв (ЗП) та їхня класифікація.
40. Перерахуйте основні параметри ЗП.
41. Наведіть приклади різних структур ЗП.
42. Наведіть приклад структури ЗП із однорозрядною організацією.
43. Пам'ять ЕОМ на базі статичних ЗП.
44. Пам'ять ЕОМ на базі динамічних ЗП.
45. Де застосовуються статичні і динамічні ЗП?
46. Пам'ять ЕОМ на базі постійних ЗП (ПЗП). Як можна класифікувати ПЗП?
47. Наведіть фрагмент схеми маскового ПЗП і поясніть принцип запису.
48. Наведіть фрагмент схеми діодної матриці перепрограмовного ПЗП і поясніть принцип запису.
49. Навести класифікації програмовних логічних інтегральних схем (ПЛІС).
50. В чому полягає відмінність програмовних логічних матриць (ПЛМ) від програмовних матриць логіки (ПМЛ)? Навести приклад структур ПЛМ та ПМЛ.
51. ПЛІС якого типу стала продовженням архітектур ПЛМ та ПМЛ? Навести приклади застосування цих микросхем програмовної логіки?
52. Охарактеризувати такий пристрій з програмовною структурою як базовий матричний кристал.
53. Інтегральні микросхеми з програмовною логікою типу FPGA. Структура, властивості та особливості.

Методичні рекомендації до виконання лабораторних робіт

Цикл лекцій доповнюється виконанням лабораторного практикуму та вагомим обсягом самостійної роботи студентів.

Виконання лабораторних робіт дозволяє розширити і закріпити теоретичні знання з дисципліни, опанувати навички проектування і дослідження цифрових схем. Кожній лабораторній роботі повинна передувати самостійна підготовка студентів, в процесі якої вони докладно вивчають опис практичної роботи, відповідні розділи конспекту лекцій та літературні джерела. В процесі підготовки складається звіт про практичну роботу, в якому повинні бути відображені всі пункти теоретичного завдання, а також заготовлені для виконання експериментальної частини практичної роботи таблиці, алгоритми, схеми і таке інше. Перед початком лабораторної роботи результати підготовки перевіряються

викладачем. Під час такої перевірки студент повинен представити заготовлений звіт і відповіді на контрольні питання. Перед початком наступного заняття в лабораторії студент представляє викладачеві цілком оформлений звіт за попередньою роботою. Звіт повинен містити короткі теоретичні відомості, необхідні для виконання завдання, відповіді на контрольні питання, схеми, формули, алгоритми, таблиці, діаграми, графіки, програмний код, звіти компілятора отримані при виконанні завдання та в процесі моделювання та експериментального дослідження розроблених пристроїв, а також висновки. Залік за виконання роботи студент одержує після співбесіди за тематикою виконаної роботи.

Основна частина лекційного курсу, опис лабораторних робіт та приклади їх виконання наведенні в навчальних посібниках 1-4 із списку основної літератури.

Робочу програму навчальної дисципліни (силабус):

Складено, доцент, к.т.н, Верба Олександр Андрійович.

Ухвалено кафедрою обчислювальної техніки (протокол № 10 від 25.05.2022 р.).

Погоджено методичною комісією ФІОТ (протокол № 10 від 09.06.2022 р.).

.....

.....